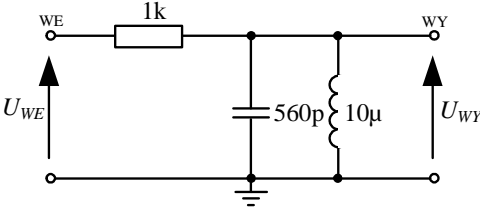
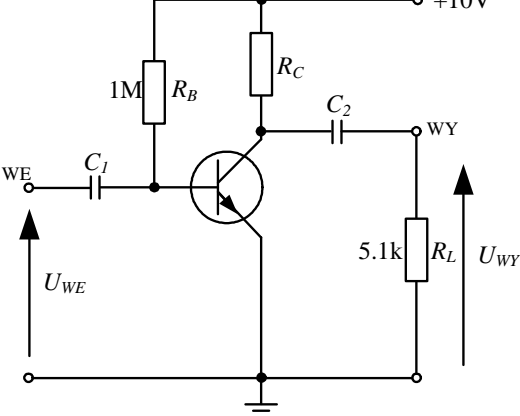
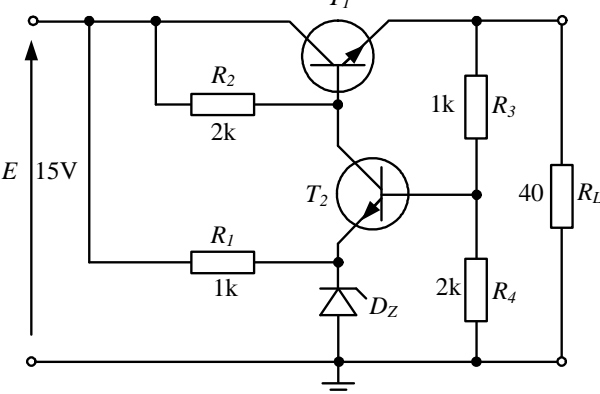


„EUROELEKTRA”

OLIMPIADA ELEKTRYCZNA I ELEKTRONICZNA

Rok szkolny 2008/2009

Zadania dla grupy elektroniczno-telekomunikacyjnej – ETAP II

| | | |
|-----------|--|--|
| <p>1.</p> | <p>Dla układu filtru jak na rysunku:</p> <ol style="list-style-type: none"> określić rodzaj filtru, wyznaczyć częstotliwość, dla której moduł transmitancji napięciowej układu ma największą wartość, naszycować charakterystykę amplitudową filtru, określić o czym decyduje rezystor w układzie, oszacować dobroć filtru i szerokość jego pasma przenoszenia (to jest pasma, w którym spadek wzmocnienia w stosunku do wartości maksymalnej jest nie większy niż 3 dB). |  |
| <p>2.</p> | <p>Jaką w przybliżeniu wartość powinien przyjąć rezystor R_C, aby układ z rysunku posiadał wzmocnienie napięciowe $K_u = 100V/V$ dla tzw. zakresu częstotliwości średnich. Do obliczeń przyjąć prąd kolektora w punkcie pracy $I_{CQ} = 1mA$.</p> |  |
| <p>3.</p> | <p>W układzie stabilizatora z rysunku oszacować:</p> <ol style="list-style-type: none"> napięcie wyjściowe stabilizatora, moc wydzielaną w tranzystorze T1. <p>Do obliczeń przyjąć diodę stabilizacyjną o napięciu Zenera $U_Z = 7V5$, rezystancji dynamicznej $R_Z = 0$ i minimalnym prądzie stabilizacji $I_{Zmin} = 3mA$, oraz tranzystory T1 i T2 o napięciach baza-emiter $U_{BEQ} = 0,7V$ i wzmocnieniach prądowych $\beta = 180$.</p> |  |
| <p>4.</p> | <p>Narysować schemat blokowy pętli synchronizacji fazowej PLL (ang. <i>Phase Locked-Loop</i>). Opisać zasadę działania pętli oraz podać i scharakteryzować jej podstawowe parametry. Podać główne zastosowania pętli.</p> | |

| | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
|-------|---|--|-------|---|---|---|---|---|---|---|---|---|-------|---|---|---|---|---|---|---|---|---|-------|---|---|---|---|---|---|---|---|---|-------|---|---|---|---|---|---|---|---|---|-----|---|---|---|---|---|---|---|---|---|
| 5. | Na wejście układu z rysunku podawane są impulsy prostokątne. Narysować przebiegi na wyjściach A, wy1, wy2. Jaką rolę pełni przedstawiony układ ? | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 6. | Przy użyciu możliwie jak najmniejszej liczby podstawowych bramek logicznych NOT, AND i OR, zbudować układ realizujący funkcję $Y = f(x_0, x_1, x_2, x_3)$ opisaną w tabeli oraz alternatywny układ zbudowany wyłącznie z bramek NAND. | <table border="1" data-bbox="788 416 1342 613"> <tr> <td>x_0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>x_1</td> <td>0</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>0</td> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>x_2</td> <td>1</td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td>x_3</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> </tr> <tr> <td>Y</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> </table> | x_0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | x_1 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | x_2 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | x_3 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | Y | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 |
| x_0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| x_1 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| x_2 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| x_3 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| Y | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |

Opracowali:

Dr inż. Remigiusz Mydlikowski

Dr inż. Jerzy Witkowski

Dr inż. Grzegorz Beziuk

Sprawdzili:

Dr hab. inż. Andrzej Borys

Dr inż. Jerzy Witkowski

Zatwierdził:

Przewodniczący Rady Naukowej

Olimpiady „EUROELEKTRA”

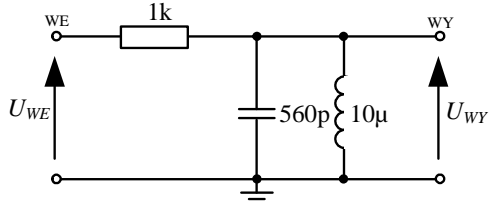
Dr hab. inż. Andrzej Borys

„EUROELEKTRA”

OLIMPIADA ELEKTRYCZNA I ELEKTRONICZNA

Rok szkolny 2008/2009

Zadania dla grupy elektroniczno-telekomunikacyjnej – ETAP II

| | |
|---|--|
| <p>1. Dla układu filtru jak na rysunku:</p> <ol style="list-style-type: none">określić rodzaj filtru,wyznaczyć częstotliwość, dla której moduł transmitancji napięciowej układu ma największą wartość,naszkiecować charakterystykę amplitudową filtru,określić o czym decyduje rezystor w układzie,oszacować dobroć filtru i szerokość jego pasma przenoszenia (to jest pasma, w którym spadek wzmacnienia w stosunku do wartości maksymalnej jest nie większy niż 3 dB). |  |
|---|--|

Ad. a) Filtr środkowoprzepustowy.

Przykładowa argumentacja: ponieważ cewka stanowi zwarcie dla częstotliwości niskich, a kondensator jest takim zwarcie dla częstotliwości wysokich – w obu tych przypadkach na wyjściu filtru odkłada się praktycznie zerowe napięcie (filtr tłumi sygnał wejściowy dla tych częstotliwości). W zakresie częstotliwości „środkowych” wartość impedancji równoległego połączenia cewki i kondensatora (jej moduł) jest bardzo duża, zapewniając odłożenie się pełnego napięcia wejściowego (filtr przenosi sygnał wejściowy na wyjście).

Ad. b) Transmitancja filtru jest równa

$$K_u(j\omega) = \frac{U_{WY}}{U_{WE}} = \frac{j\omega L}{j\omega L + R(1 - \omega^2 LC)} = \frac{1}{1 + jR\sqrt{\frac{C}{L}} \cdot \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega}\right)},$$

gdzie

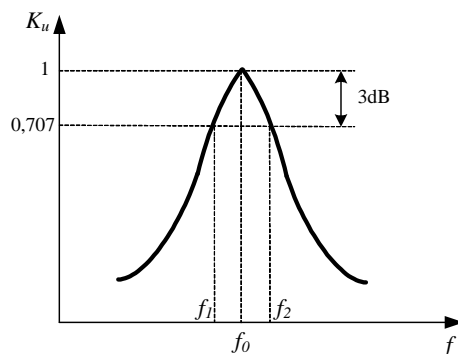
$$\omega_0 = \frac{1}{\sqrt{LC}} \text{ oznacza pulsację rezonansową.}$$

Z powyższego wzoru wynika, że dla częstotliwości rezonansowej $f_0 = \omega_0 / (2\pi)$ transmitancja układu jest liczbą rzeczywistą. Zatem moduł transmitancji dla częstotliwości f_0 równa się tej liczbie. Jest to jednocześnie maksymalna wartość modułu i równa się 1.

Częstotliwość rezonansowa analizowanego filtru wynosi:

$$f_0 = \frac{\omega_0}{2\pi} = \frac{1}{2 \cdot \pi \cdot \sqrt{LC}} = 2,127 \text{ MHz.}$$

Ad. c) Charakterystyka amplitudowa filtru (moduł transmitancji jako funkcja częstotliwości) ma postać:



Ad. d) Rezystor decyduje o dobroci filtru, gdyż spełniona jest zależność:

$$Q = R \cdot \sqrt{\frac{C}{L}} = \frac{R}{\omega_0 L} = \omega_0 RC.$$

Rezystor decydując o dobroci Q , określa stromość charakterystyki amplitudowej filtru w paśmie przepustowym (przenoszenia). Wyrażając to inaczej, wpływa na wartość szerokości pasma przepustowego zgodnie ze wzorem:

$$\Delta f = f_2 - f_1 = \frac{f_0}{Q}.$$

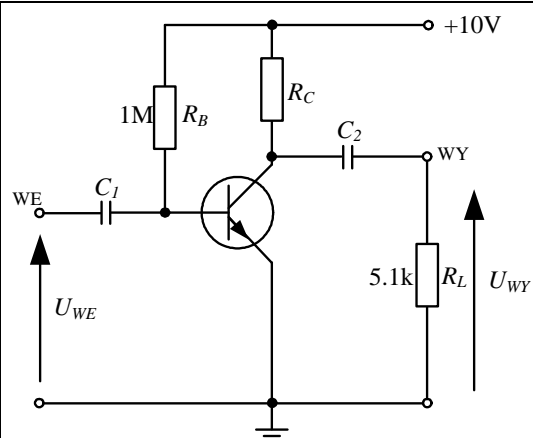
Ad. e) Przy wykorzystaniu wzorów podanych powyżej, dobroć filtru wynosi

$$Q = R \cdot \sqrt{\frac{C}{L}} = \frac{R}{\omega_0 L} = \omega_0 RC \approx 7,48,$$

a szerokość jego pasma przenoszenia (przepustowego)

$$\Delta f = f_2 - f_1 = \frac{f_0}{Q} \approx 284 \text{ kHz.}$$

2. Jaką w przybliżeniu wartość powinien przyjąć rezystor R_C , aby układ z rysunku posiadał wzmocnienie napięciowe $|K_u| = 100V/V$ dla tzw. zakresu częstotliwości średnich. Do obliczeń przyjmij prąd kolektora w punkcie pracy $I_{CQ} = 1mA$.



Kondensatory $C1$ i $C2$ można uznać za zwarte dla tzw. zakresu częstotliwości średnich.

Układ wzmacniacza tranzystorowego pracuje w konfiguracji o wspólnym emiterze. Wzmocnienie napięciowe dla tej konfiguracji jest równe

$$K_u = \frac{U_{WY}}{U_{WE}} \cong -g_m \left(\frac{R_C \cdot R_L}{R_C + R_L} \right) = -\frac{I_{CQ}}{U_T} \left(\frac{R_C \cdot R_L}{R_C + R_L} \right) = -100V/V,$$

gdzie g_m oznacza transkonduktancję tranzystora bipolarnego.

Transkonduktancję tranzystora bipolarnego obliczamy ze wzoru

$$g_m \cong \frac{I_{CQ}}{U_T},$$

gdzie U_T jest tzw. potencjałem elektrotermicznym (równym w przybliżeniu 26 mV dla temperatur pokojowych). Wprowadzając ten wzór do wzoru na K_u , mamy

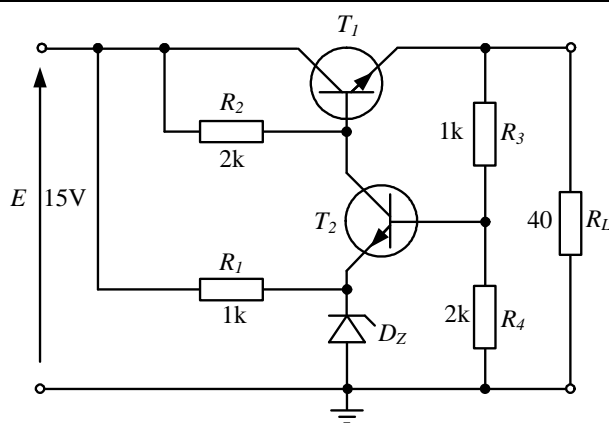
$$K_u = \frac{U_{WY}}{U_{WE}} \cong -\frac{I_{CQ}}{U_T} \left(\frac{R_C \cdot R_L}{R_C + R_L} \right) = -100V/V$$

Wyznaczając następnie R_C z powyższego równania, otrzymujemy $R_C \approx 5,3 k\Omega$.

3. W układzie stabilizatora z rysunku oszacować:

- napięcie wyjściowe stabilizatora,
- moc wydzielaną w tranzystorze T1.

Do obliczeń przyjąć diodę stabilizacyjną o napięciu Zenera $U_Z = 7V5$, rezystancji dynamicznej $R_Z = 0$ i minimalnym prądzie stabilizacji $I_{Zmin} = 3mA$, oraz tranzystory T1 i T2 o napięciach baza-emiter $U_{BEQ} = 0,7V$ i wzmacnieniach prądowych $\beta = 180$.



Spadek napięcia na rezystorze R_4 jest wynosi

$$U_{R_4} = U_Z + U_{BEQ2} = 7,5 + 0,7 = 8,2 \text{ V}.$$

Korzystając ze wzoru na dzielnik napięciowy, otrzymujemy napięcie na wyjściu stabilizatora

$$U_{R_L} = \frac{R_3 + R_4}{R_4} \cdot U_{R_4} = \frac{1000 + 2000}{2000} \cdot 8,2 = 12,3 \text{ V}.$$

Aby wyznaczyć moc wydzielaną na tranzystorze musimy wyznaczyć jego punkt pracy (I_{CQ} , U_{CEQ}).

Dla tranzystora T1 możemy napisać

$$E = U_{CEQ1} + U_{R_L},$$

stąd

$$U_{CEQ1} = E - U_{R_L} = 15 - 12,3 = 2,7 \text{ V}.$$

Prąd płynący przez obciążenie R_L wynosi

$$I_L = \frac{U_{R_L}}{R_L} = \frac{12,3}{40} = 307,5 \text{ mA}.$$

Natomiast prąd płynący przez rezystor R_3 równa się

$$I_{R_3} = \frac{U_{R_3}}{R_3} = \frac{U_{R_L} - U_{R_4}}{R_3} = \frac{12,3 - 8,2}{1000} = 4,1 \text{ mA},$$

zatem

$$I_{CQ1} = I_{EQ1} \frac{\beta}{\beta + 1} = (I_L + I_{R_3}) \frac{\beta}{\beta + 1} = (307,5 \text{ mA} + 4,1 \text{ mA}) \frac{180}{180 + 1} \approx 309,9 \text{ mA}.$$

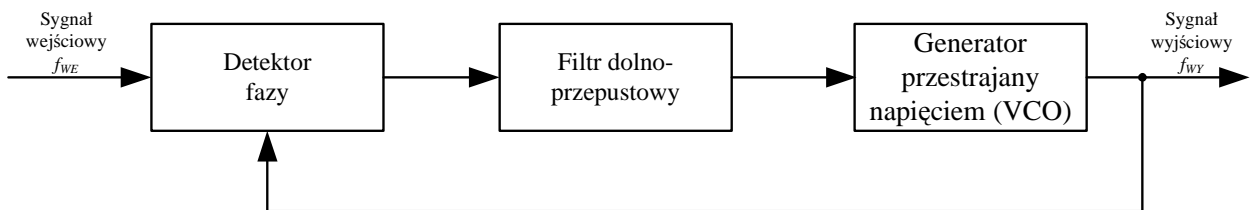
Stąd moc wydzielana na tranzystorze T1 jest równa

$$P_{T1} = U_{CEQ1} \cdot I_{CQ1} = 2,7 \cdot 0,3099 \approx 0,837 \text{ W}.$$

4. Narysować schemat blokowy pętli synchronizacji fazowej PLL (ang. *Phase Locked-Loop*). Opisać zasadę działania pętli oraz podać i scharakteryzować jej podstawowe parametry. Podać główne zastosowania pętli.

Układ pętli PLL składa się z następujących podukładów:

- generator przestrajany napięciem (ang. VCO - *Voltage Controlled Oscillator*),
- detektor fazy,
- filtr dolnoprzepustowy.



Zasada działania pętli PLL: detektor fazy porównuje fazę sygnału wejściowego i sygnału generatora (VCO). W przypadku różnicy faz tych sygnałów detektor fazy, poprzez układ filtru dolnoprzepustowego, przestaja generator tak, aby tę różnicę zniwelować lub utrzymać na stałym poziomie. W rezultacie sygnał z generatora (VCO) ma dokładnie tę samą częstotliwość, co sygnał wejściowy, a różnica ich faz jest stała – to znaczy przebiegi wejściowy i wyjściowy są zsynchronizowane.

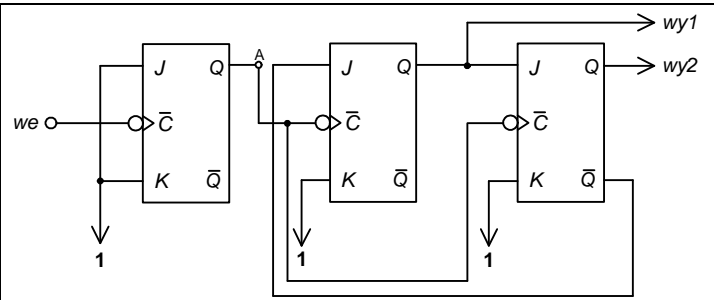
Główne parametry pętli PLL:

1. zakres chwytania (zaskoku) – zakres częstotliwości sygnału wejściowego gwarantujący zsynchronizowanie pętli przy dowolnych warunkach początkowych,
2. zakres trzymania (śledzenia) – zakres częstotliwości sygnału wejściowego gwarantujący ciągłe utrzymanie synchronizmu pętli; zakres trzymania jest szerszy, bądź równy zakresowi chwytania,
3. częstotliwość drgań swobodnych – częstotliwość generatora (VCO) przy braku sygnału wejściowego,
4. czas synchronizowania – czas jaki upływa od pojawienia się sygnału wejściowego do przejścia pętli w stan synchronizmu.

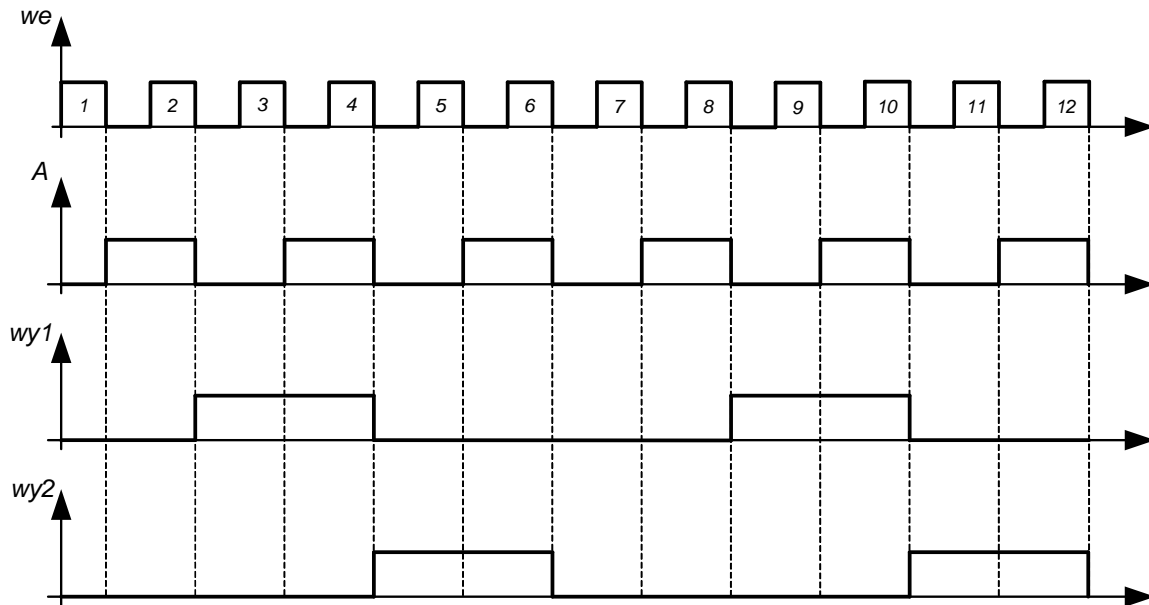
Główne zastosowania:

1. modulacja i detekcja np. AM, FM, PM,
2. synteza częstotliwości,
3. odtwarzanie sygnałów silnie zakłóconych np. odtwarzanie sygnałów zegarowych w telekomunikacji.

5. Na wejście układu z rysunku podawane są impulsy prostokątne. Narysować przebiegi na wyjściach A, wy1, wy2. Jaką rolę pełni przedstawiony układ ?



Przebiegi czasowe:



$$f_{wy} = \frac{f_{we}}{6}$$

Jest to układ dzielnika przez 6.

6. Przy użyciu możliwie jak najmniejszej liczby podstawowych bramek logicznych NOT, AND i OR, zbudować układ realizujący funkcję $Y = f(x_0, x_1, x_2, x_3)$ opisaną w tabeli oraz alternatywny układ zbudowany wyłącznie z bramek NAND.

| | | | | | | | | | |
|-------|---|---|---|---|---|---|---|---|---|
| x_0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| x_1 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 |
| x_2 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 0 |
| x_3 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| Y | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 |

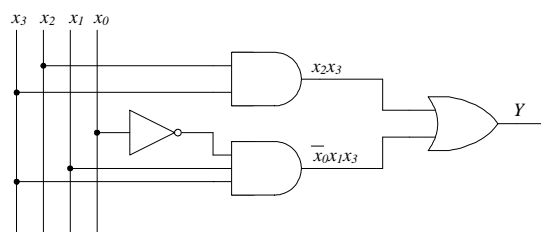
Tablica stanów układu ma następującą postać:

| | | | | | |
|----------|----|----|----|----|----|
| x_1x_0 | | 00 | 01 | 11 | 10 |
| x_3x_2 | 00 | – | – | – | 0 |
| | 01 | 0 | – | – | 0 |
| | 11 | – | 1 | 1 | 1 |
| | 10 | – | 0 | 0 | 1 |

Minimalna postać funkcji Y jest równa

$$Y = x_2x_3 + x_3x_1x_0,$$

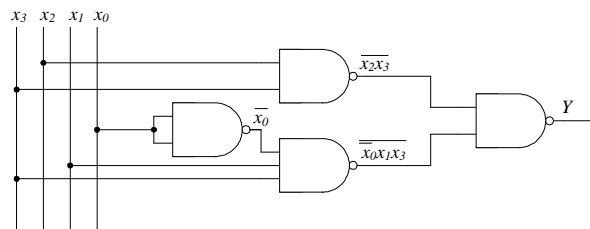
a układ ją realizujący wygląda tak



Aby zbudować układ przy użyciu wyłącznie bramek NAND, funkcję Y należy zapisać w następujący sposób:

$$Y = x_2x_3 + x_3x_1x_0 = x_2x_3 + x_3x_1x_0 = x_2x_3 \cdot x_3x_1x_0,$$

co odpowiada układowi



Opracowali:

Dr inż. Remigiusz Mydlikowski

Dr inż. Jerzy Witkowski

Dr inż. Grzegorz Beziuk

Sprawdzili:

Dr hab. inż. Andrzej Borys

Dr inż. Jerzy Witkowski

Zatwierdził:

Przewodniczący Rady Naukowej

Olimpiady „EUROELEKTRA”

Dr hab. inż. Andrzej Borys